

CONDUCTIVE THIN FILM

Patent number: JP61202420 (A)

Publication date: 1986-09-08

Inventor(s): MORI YASUSHI; SAKAMOTO MASANORI; MIZUSHIMA KOICHI
+

Applicant(s): TOSHIBA CORP +

Classification:


- international: **H01L21/203; H01L21/26; H01L51/05; H01L51/30;** (IPC1-7): H01L21/26; H01L29/28


- european: H01L21/203

Application number: JP19850041960 19850305


Priority number(s): JP19850041960 19850305


Also published as:


 JP7019925 (B)

 JP1987854 (C)

Cited documents:

 JP57083054 (A)

 JP54018853 (A)

 JP54027787 (A)

Abstract of JP 61202420 (A)

PURPOSE:To exceedingly improve the comprehensive conductivity of the thin films by laminating donors and acceptors alternately on the thin films and forming a charge-transfer complex layer at least on a contact boundary among the thin layers. **CONSTITUTION:**In the conductive thin film, a charge-transfer complex layer is formed directly on a substrate by laminating donor particles and acceptor particles alternately on the substrate in a vacuum. Further, a DA layer extending over multiple layers is formed by continuing the lamination of layers by repeating the similar operation. For a donor, both organic and inorganic substances are available. As an organic donor, for example, 7,7,8,8-tetra cyanoquinodimethane is used and as an inorganic donor, lithium and sodium are used.; For an acceptor, tetrathiafulvalene as an organic substance and iodine, bromine, chlorine and etc. as an inorganic substance are used.

Data supplied from the *espacenet* database — Worldwide

Family list

1 application(s) for: JP61202420 (A)

1 CONDUCTIVE THIN FILM

Inventor: MORI YASUSHI ; SAKAMOTO
MASANORI (+1)
EC: H01L21/203

Applicant: TOSHIBA CORP

IPC: H01L21/203; H01L21/26; H01L51/05; (+3)

Publication JP61202420 (A) - 1986-09-08
info: JP7019925 (B) - 1995-03-06
JP1987854 (C) - 1995-11-08

Priority Date: 1985-03-05

Data supplied from the **espacenet** database — Worldwide

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 昭61-202420

⑬ Int.Cl.⁴

H 01 L 21/203
21/26
29/28

識別記号

庁内整理番号

7739-5F

⑭ 公開 昭和61年(1986)9月8日

8526-5F 審査請求 未請求 発明の数 1 (全6頁)

⑮ 発明の名称 導電性薄膜

⑯ 特 願 昭60-41960

⑰ 出 願 昭60(1985)3月5日

⑱ 発 明 者	森	寧	川崎市幸区小向東芝町1番地	株式会社東芝総合研究所内
⑲ 発 明 者	坂 本	正 典	川崎市幸区小向東芝町1番地	株式会社東芝総合研究所内
⑳ 発 明 者	水 島	公 一	川崎市幸区小向東芝町1番地	株式会社東芝総合研究所内
㉑ 出 願 人	株 式 会 社	東 芝	川崎市幸区堀川町72番地	
㉒ 代 理 人	弁 理 士	津 国 肇		

明 細 書

1. 発明の名称

導 電 性 薄 膜

2. 特許請求の範囲

電子供与体と電子受容体が交互に薄膜状に積層され且つ少なくとも各薄膜間の接触界面で電荷移動錯体層が形成されてなることを特徴とする導電性薄膜。

3. 発明の詳細な説明

〔発明の技術分野〕

本発明は導電性薄膜に関し、さらに詳しくは、得られる薄膜が電荷移動錯体層を含み、優れた導電性と実用性を具備した導電性薄膜に関する。

〔発明の技術的背景とその問題点〕

導電性化合物は金属に取って代わる可能性を窺っており、今日の導電性分子材料の研究においては電荷移動の概念が取り入れられ、この電荷移動の多用性は大いに注目されている。特に電子供与体(以下、ドナーと称する)と電子受容体(以下、アクセプターと称する)間の電荷移動力によ

り二種の分子が結合した電荷移動錯体は導電性及び常磁性等の特性を有している。そのため、固体の電荷移動錯体は新材料となり得る可能性を持ち、近年特に有機金属及び有機超電導体として注目を集めている有機物の殆どがこの錯体である。さらに、その他の無機化合物中にも、導電性を有し且つ反応性に富む電荷移動錯体が生み出されている。

しかし、現在まで得られている電荷移動錯体は物性研究の目的上作られたものにとどまり、その殆どが単結晶体である。また、単結晶体の多くは針状結晶の小さなものであり、大きなものであっても数 $\mu\text{m} \times$ 数 $\mu\text{m} \times$ 10 μm 程度でしかない。しかもこの結晶を得るには長時間(月のオーダー)を要するため実用性を欠く。更には、従来、ドナー及びアクセプターを溶媒に溶かし、拡散法、徐冷法又は電気化学的方法により電荷移動錯体層を基板上に形成していたが、いずれの方法によっても溶媒中に含まれる不純物の混入を避けることができなかった。

一方、電荷移動錯体をそのまま蒸着して形成された導電性薄膜についても報告されているが、十分な膜質及び配向性を有する電荷移動錯体の薄膜は未だ得られていない。

【発明の目的】

本発明の目的は、前記した問題を解消し、優れた導電性及び実用性を具備した電荷移動錯体から成る導電性薄膜を提供することにある。

【発明の概要】

本発明の導電性薄膜は、ドナーとアクセプターが交互に薄膜状に積層され且つ少なくとも各積層間の接触界面で電荷移動錯体層が形成されてなることを特徴とする。

即ち、本発明は、電荷移動錯体を構成するドナーとアクセプターを各々交互に直接基板上に薄膜状に積層し、その結果、該基板上で直接電荷移動錯体層を形成し且つ該錯体自体をその錯体層面に平行に導電性が生じるように配向させることを初めて可能としたものである。さらに、本発明は、薄膜状の電荷移動錯体層を多数形成すること

により薄膜全体の導電性を著しく向上させることが可能な導電性薄膜に関するものである。

以下、本発明を更に詳細に説明する。

本発明に係るドナーは有機物でも無機物であってもよい。このうち有機物のドナーとしては、例えば、7,7,8,8-テトラシアノキノジメタン(TCNQ)、2-メチル-7,7,8,8-テトラシアノキノジメタン(HTCNQ)、2,5-ジメチル-7,7,8,8-テトラシアノキノジメタン(DTCNQ)、2,5-ジエチル-7,7,8,8-テトラシアノキノジメタン(BETCNQ)、2-メトキシ-7,7,8,8-テトラシアノキノジメタン(XOTCNQ)、2,5-ジメトキシ-7,7,8,8-テトラシアノキノジメタン(DNOTCNQ)、2-メトキシ-5-エトキシ-7,7,8,8-テトラシアノキノジメタン(XOETCNQ)、2-メトキシジヒドロロオキサベンジ-7,7,8,8-テトラシアノキノジメタン(XODOTCNQ)、2-クロロ-7,7,8,8-テトラシアノキノジメタン(CTCNQ)、2-ブロモ-7,7,8,8-テトラシアノキノジメタン(BTCNQ)、2,5-ジブロモ-7,7,8,8-テトラシアノキノジメタン(DBTCNQ)、

2,5-ジヨード-7,7,8,8-テトラシアノキノジメタン(DITCNQ)、2-クロロ-5-メチル-7,7,8,8-テトラシアノキノジメタン(CMTCNQ)、2-ブロモ-5-メチル-7,7,8,8-テトラシアノキノジメタン(BMTCNQ)、2-ヨード-5-メチル-7,7,8,8-テトラシアノキノジメタン(IMTCNQ)、11,11,12,12-テトラシアノ-2,8-ナフトキノジメタン(TNAP)、1,1,2,3,4,4-ヘキサシアノプタジエン(HCB)、ナトリウム 13,13,14,14-テトラシアノジフェニキノジメタン(NaTCDDQ)、テトラシアノエチレン(TCNE)、*o*-ベンジキノ、*p*-ベンジキノ、2,8-ナフトキノ、ジフェニキノ、テトラシアノジキノ(TCNDQ)、*p*-フルオランニル、テトラクロロジフェニキノが挙げられる。

他方、無機物のドナーとしては、例えば、リチウム、ナトリウム、カリウム、ルビジウム、セシウム、銀、銅、2硫化窒素、アンモニアが挙げられる。

本発明に係るアクセプターに関しても、有機物及び無機物のいずれであってもよい。このう

ち、有機物のアクセプターとしては、例えば、テトラシアフルバレン(TTF)、ジメチルテトラシアフルバレン(DMTTF)、テトラメチルテトラシアフルバレン(TMTTF)、ヘキサメチレンテトラシアフルバレン(HMTTF)、ジセレナジテトラシアフルバレン(DSDTF)、ジメチルジセレナジテトラシアフルバレン(DMDSDTF)、ヘキサメチレンジセレナジテトラシアフルバレン(HMDSDTF)、テトラセナフルバレン(TSF)、テトラメチルテトラセナフルバレン(TMTSF)、ヘキサメチレンテトラセナフルバレン(HMTSF)、テトラセノテトラセン(TST)、キノリン(Q)、*N*-メチルキノリニウムヨードイド(NNQ)、アクリジン(Ad)、*N*-メチルフェナジニウムメチルスルフェイト(HNP)、1,2-ジ(*N*-エチル-4-ピリジニウム)エチルヨードイド((DEPE)²⁺1²⁻)が挙げられる。

他方、無機物のアクセプターとしては、例えば、ヨウ素(I₂)、臭素(Br₂)、塩素(Cl₂)、塩化第2鉄(FeCl₂)、塩化アルミニウム(AlCl₃)、塩化ニッケル(NiCl₂)、塩化アンチモン(SbCl₃)、

酸化クロム(CrO_3)、酸化モリブデン(MoO_3)、5
フッ化アンチモン(SbF_5)、5フッ化ヒ素(AsF_5)
塩化ビニル酸($\text{CH}_2=\text{CHCO}_2\text{H}$)が挙げられる。

本発明の導電性薄膜は上記のドナーとアクセプターが交互に薄膜状に積層された構造を有するが、ドナーとアクセプターの組合せは両者とも有機物若しくは両者とも無機物である場合のみならず、有機物と無機物の組合せからなるものであってもよい。本発明の薄膜におけるドナーとアクセプターが交互に積層された構造としては、全てのドナー分子とアクセプター分子が結合して錯体を形成したために、ドナー層及びアクセプター層の各単独層が消失した電荷移動錯体層(以下、DA層と称する)のみからなる積層構造;ドナー層とアクセプター層との接触界面にDA層を有する積層構造;及びドナー層若しくはアクセプター層のいずれか一つとDA層からなる積層構造(ドナー分子又はアクセプター分子のいずれかが過少量であったために、錯体形成に関与できなかったドナー分子又はアクセプター分子からなるいずれかの層のみ

通常基板上に形成されるが、この基板としては、従来から薄膜形成のために使用されているものであればいかなるものであってもよく、好ましくはガラス、金属(Au 、 Ag 、 Al 、 Cu 等)が例示される。

本発明の導電性薄膜は、ドナー分子とアクセプター分子を真空中で交互に基板上に積層させることにより得られ、これによって、基板上に直接電荷移動錯体層が形成される。更には、同様の操作を繰返して積層を続けることにより多層にわたるDA層が形成される。この導電性薄膜を形成する方法としては、各種の方法を採択することができる。該方法としては、真空蒸着法、スパッタリング法、イオンブレーティング法及びクラスターイオンビーム蒸着法等が挙げられるが、最も好ましい方法は真空蒸着法である。この方法によれば、有機ドナー分子及び有機アクセプター分子を分解することなく薄膜を形成することができる。

真空蒸着法により本発明の導電性薄膜を形成するに際しては、真空中でドナーとアクセプターを

が共存している)を挙げ得る。いずれにしても、上記積層構造においては、積層されたドナー層及びアクセプター層からなる薄膜の界面に少なくとも電荷移動錯体層が形成されているが、積層後経時的に全てのドナー分子とアクセプター分子が錯体を形成することによって、積層された薄膜全体に電荷移動錯体層が形成されていてもよい。

本発明の導電性薄膜は、ドナー分子若しくはアクセプター分子の積層時間及び積層回数の設定の仕方により、所望の膜厚及び積層数とすることができ。

この積層回数、即ち、積層数は、ドナー層及びアクセプター層を各々一層形成する(積層数1)だけであってもよいが、さらに数多く積層してもよい。少なくとも、積み重ねられた各層の界面に形成された電荷移動錯体層は、この界面に平行に電流を生じる配向性を有するため、積層数が多くなる程上記界面数が多くなり、本発明の薄膜の導電性が向上する。

本発明の電荷移動錯体から成る導電性薄膜は、

交互に蒸着するが、この場合、蒸発ポートと基板の間に設けたシャッタの開閉によって、蒸発物質の種類および蒸着膜の膜厚の制御を行なう。なお、膜厚は真空槽中の基板近傍に設けた水晶振動子膜厚計を用いてモニタする。シャッタの開閉操作により、1層の厚さは最低100Å程度まで制御可能である。

蒸着時の真空度は、通常 $10^{-4} \sim 10^{-6}$ Torrである。また、蒸着時の基板温度は、通常室温以下液体窒素温度までの範囲である。なお、ドナー層若しくはアクセプター層の厚さを400Åに設定した場合にこの一層の形成に要する時間は約1分である。

スパッター法により本発明の導電性薄膜を形成するに際しては、ドナー物質、アクセプター物質の微結晶粉末をプレス等により固めたもの若しくは結晶そのものをターゲットとして用いる。スパッター時の背圧は $10^{-4} \sim 10^{-6}$ Torrであり、基板温度は室温から液体窒素温度までの範囲で行なう。キャリアガスとしてはアルゴンを用いる。積

層の制御はターゲット上に設けたシャッタの開閉を薄膜モニタの表示に応じて行なうことにより実行する。

イオンブレーティング法により本発明の導電性薄膜を形成するに際しては、ドナー物質、アクセプター物質をガス化(加熱等により)させ、真空槽に導入する。積層の制御は、導入ガスのバルブの開閉により行なう。

グラストライオンビーム蒸着法により本発明の導電性薄膜を形成するに際しては、ドナー用、アクセプター用のルーフボを2個設け、それらの上に設置したシャッタにより積層を行なう。

上記のように、本発明では薄膜の構造を、ドナー層とアクセプター層との交互積層体とすることにより、この積層により形成される電荷移動錯体自体をDA層の原理に平行に導電性が生じるように配向させることを可能としたものである。さらに、上記薄膜中の各層の厚さを可能な限り薄くすることにより、一定の大きさの導電性薄膜において多数の電荷移動錯体層を形成し得る結果、薄膜

形成されたものであるため、溶媒中の不純物が介入し易かったが、本発明においては、溶媒を用いることなく直接ドナーとアクセプターを交互に基盤上に積層させて電荷移動錯体層を形成することができるため不純物が介入するおそれなく、高品質の導電性薄膜が得られる。

従って本発明の電荷移動錯体から成る導電性薄膜は絶縁用導体等に広く利用でき、その工業的価値は大きい。

以下において、実施例を掲げて本発明を更に詳しく説明する。

【発明の実施例】

実施例1

テトラチアフルバレン(TTF)、テトラシアノキノジメタン(TCNQ)をそれぞれ、特級アセトニトリルを用いて再沈殿精製した。精製したTTF、TCNQを真空槽中に設置したタングステンポートにそれぞれ50mgずつ充て込んだ。スライドガラスを長さ15mmに切断し、これを中性洗剤、アセトン及びトリクレンにより脱脂洗浄し、金のタシ型電極(巾

全体の導電層の割合が増し、薄膜全体としての導電性を著しく向上させ得る。

【発明の効果】

本発明の導電性薄膜によれば、得られる薄膜層は膜面に平行に電流が流れるように錯体自体を配向してなるものであるため、従来の導電性薄膜と比較して錯体層の配向性が格段に向上し、優れた導電性を有するようになる。さらに、ドナー層とアクセプター層を交互に積層して導電層を多数形成し得るため、従来よりも一層高い導電性を有する薄膜が得られるとともに、積層数及び積層時間の調整により所望の導電率を有する導電性薄膜を得ることができる。

さらに、従来の電荷移動錯体の結晶は小さく、且つその形成に長時間を必要としたのに対し、本発明の電荷移動錯体から成る導電性薄膜は短時間に且つ所望の大きさに形成し得るため、極めて実用性が高く、その実用価値は極めて大である。

また、従来の導電性薄膜は既に形成した電荷移動錯体を溶媒に溶かした後該錯体自体を蒸着して

0.5mm、長さ10mm、間隔2mm、厚み1000Å)をこのスライドガラス上に真空蒸着した。上記の電極付スライドガラスを真空槽中のポートの上部15mmの位置にホルダで保持した。真空度が 10^{-6} Torrに達するまで排気した後、TCNQポートに通電し、ポート温度が200℃に安定した後、シャッタを開いてガラス基板上にTCNQを蒸着した。膜厚は、予め触針式膜厚計によって校正した水晶振動式膜厚計によりモニタした。TCNQの膜厚が所定の値に達した後、シャッタを閉じ通電を停止した。次に、TTFのポートに通電し、ポート温度を120℃に安定させた後シャッタを開き、TCNQ上にTTFを蒸着して所定の膜厚に達した後、シャッタを閉じ通電を停止した。TVNQ及びTTFのそれぞれの膜厚を400Åに設定して上記の蒸着操作を3回ずつ繰り返した。

なお、以上の蒸着操作に間、基板温度は、基板ホルダに溶接した銅パイプに液体窒素を流すことにより、100Kに保った。上記蒸着操作に要した時間は約20分であった。

形成された、厚み2500Åの膜の赤外及び可視紫外吸収スペクトルの測定によりTTFとTCNQが電荷移動錯体を形成していることを確認した。

更に、上記の膜のX線回折を測定したところ結晶性を示すピークは現われなかったためこの薄膜がアモルファス的であることが判明した。

次に、予め蒸着した金電極を用いクライオスタット中で一定電流(10 μ A)を通電し2端子法により導電率(σ)の測定を室温から80Kにわたって行なった。室温での導電率は55Scm⁻¹で、80Kでは0.55Scm⁻¹であり、半導体的温度依存性を示した。

実施例2

基板温度を室温に保ったことを除き実施例1と同様に真空蒸着を行なった。得られた膜のX線回折を測定したところ、TTF/TCNQ錯体単結晶の(002)面に相当する回折ピークが得られ、膜中の錯体の界面方向の配向が認められた。導電率 σ は、室温で10Scm⁻¹、80Kで1Scm⁻¹であり、結晶性向上による導電性の向上が認められた。

10kg/cm²の圧力でプレスしてスパッター用ターゲットを作製した。

上記の2種のターゲットをスパッター装置に設置し、これらターゲットの上方20mmの位置に積層制御用のシャッタを設けた。

基板としては、実施例1と同じ金のタシ形電極付ガラス板を用いた。基板ホルダは、循環水による冷却を行ない、基板温度を18 \pm 1 $^{\circ}$ Cに保った。

スパッター用真空槽を10⁻⁴Torrにまで排気した後、キャリアガスであるアルゴンを分圧10⁻³Torrで真空槽中に導入した。次にTCNQターゲットのシャッタを開いた後、13.56MHzの高周波(出力10W)によりスパッター用真空槽中にプラズマを発生させて、基板上にTCNQの薄膜を形成した。形成された薄膜の膜厚は、プラズマ放電1分で \sim 500Åであった。

次に、TCNQのシャッタを閉じ、TTFのシャッタを開き、TCNQと同一条件にて前記TCNQ薄膜上にTTF薄膜を形成した。TTF層は、1.5分のスパ

実施例3

下表の電子受容体(D)と電子供与体(A)を用いて基板温度を室温に保ったことを除き実施例1と同様に真空蒸着を行なった後、室温における導電率 σ を測定した。測定結果は下表のとおりである。但し、基板の温度は室温に保った。

D	A	σ /(Scm ⁻¹)
TTF	TCNQ	2.1
TTF	DETTCNQ	3.2
TTF	INTTCNQ	0.8
TTF	HCB	3.8
TNTTF	TCNQ	4.5
DSDTF	TCNQ	2.8
TNTSF	DNTTCNQ	5.1
NNQ	TCNQ	0.5

実施例4

TTF及びTCNQの微結晶粉末1gずつを、それぞれ直径50mm厚さ2mmのステンレス(SUS304)円板上に均一に広げ、これらを真空プレス機により

ターにより \sim 500Åの膜厚で形成された。次に再び膜厚500ÅのTCNQ層、膜厚500ÅのTTF層を、さらに膜厚500ÅのTCNQ層を各々順次積層し、合計2500Åの積層膜を形成した。

金電極を利用して導電率を測定したところ、 $\sigma=85\text{Scm}^{-1}$ の値が得られた。

実施例5

グラファイトのスパッター用ターゲット(直径100mm、厚さ5mm)を用い、アルゴンのキャリアガスによって厚さ1000Åのグラファイト薄膜をRFスパッター法によりガラス基板上に形成した。ガラス基板には予め厚さ2000Åの金のタシ形電極を蒸着により形成しておいた。スパッターを、アルゴンガス圧50mmTorr、スパッター電力10W及びスパッター時間2分の条件で行なった。この際、基板温度を20 $^{\circ}$ Cに保った。

気体導入端子を用いてスパッター装置に、ヨウ素ガスを導入した。ヨウ素の圧力を100mmTorr及び時間10分でグラファイトスパッター膜上に厚さ1000Åのヨウ素膜を形成した。

再びRFスパッター法によりヨウ素膜上に1000Åのグラファイト膜を形成し、グラファイト/ヨウ素/グラファイトの3層サンドイッチ構造の薄膜を形成した。

上記薄膜の導電率(σ)を4端子法により測定したところ $\sigma \approx 1.2 \times 10^3 \text{ S cm}^{-1}$ (25℃)であった。